

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In Re U.S. Patent Application)

Applicant: Seyama et al.)

Serial No.)

Filed: March 28, 2001)

For: SPIN VALVE MAGNETORESISTIVE)
SENSOR HAVING CPP STRUCTURE)

Art Unit:)

I hereby certify that this paper is being deposited with
the United States Postal Service as Express Mail in an
envelope addressed to: Asst. Comm. for Patents,
Washington, D.C. 20231, on this date.

March 28, 2001
Date

David Canon
Express Mail Label No.:
EL 846162094 US

CLAIM FOR PRIORITY

Assistant Commissioner for Patents
Washington, DC 20231

Sir:

Applicants claim foreign priority benefits under 35 U.S.C. § 119 on the
basis of the foreign applications identified below:

Japanese Patent Application No. 2000-286327, filed Sep. 21, 2000; and

Japanese Patent Application No. 2000-317625, filed Oct. 18, 2000.

A certified copy of each priority document is enclosed.

Respectfully submitted,

GREER, BURNS & CRAIN, LTD.

By

James K. Folker
Reg. No. 37,538

March 28, 2001
300 South Wacker Drive
Suite 2500
Chicago, IL 60606
(312) 360-0080
Customer Number: 24978

日本国特許庁

PATENT OFFICE
JAPANESE GOVERNMENT



別紙添付の書類に記載されている事項は下記の出願書類に記載されて
いる事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed
with this Office.

出願年月日
Date of Application:

2000年10月18日

出願番号
Application Number:

特願2000-317625

出願人
Applicant(s):

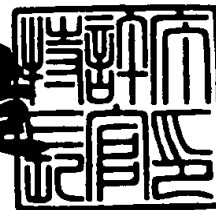
富士通株式会社

CERTIFIED COPY OF
PRIORITY DOCUMENT

2001年 2月 9日

特許庁長官
Commissioner,
Patent Office

及川耕造



出証番号 出証特2001-3006201

【書類名】 特許願

【整理番号】 0051559

【提出日】 平成12年10月18日

【あて先】 特許庁長官殿

【国際特許分類】 G11B 5/39

【発明の名称】 磁気記録読取装置及びその製造方法

【請求項の数】 5

【発明者】

 【住所又は居所】 神奈川県川崎市中原区上小田中4丁目1番1号 富士通株式会社内

 【氏名】 池田 淳也

【特許出願人】

 【識別番号】 000005223

 【氏名又は名称】 富士通株式会社

【代理人】

 【識別番号】 100105337

 【弁理士】

 【氏名又は名称】 眞鍋 潔

【代理人】

 【識別番号】 100072833

 【弁理士】

 【氏名又は名称】 柏谷 昭司

【代理人】

 【識別番号】 100075890

 【弁理士】

 【氏名又は名称】 渡邊 弘一

【代理人】

 【識別番号】 100110238

 【弁理士】

【氏名又は名称】 伊藤 壽郎

【手数料の表示】

【予納台帳番号】 075097

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9906989

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 磁気記録読取装置及びその製造方法

【特許請求の範囲】

【請求項 1】 磁気センサー膜に前記磁気センサー膜の堆積方向に電流を流す磁気記録読取装置において、前記磁気センサー膜を上部電極と下部電極の間に挟持するとともに、前記磁気センサー膜の周囲の少なくとも一部を、少なくとも磁区制御膜を含む平坦化膜で埋め込んだことを特徴とする磁気記録読取装置。

【請求項 2】 上記磁気センサー膜上に、前記磁気センサー膜の膜厚の 1 / 2 倍以上の膜厚の保護膜を設けたことを特徴とする請求項 1 記載の磁気記録読取装置。

【請求項 3】 上記少なくとも磁区制御膜を含む平坦化膜全体を、絶縁性の磁性膜で構成することを特徴とする請求項 1 または 2 に記載の磁気記録読取装置。

【請求項 4】 上記少なくとも磁区制御膜を含む平坦化膜を、導電性を有する磁区制御膜と非磁性絶縁膜の積層構造で構成することを特徴とする請求項 1 または 2 に記載の磁気記録読取装置。

【請求項 5】 磁気センサー膜に前記磁気センサー膜の堆積方向に電流を流す磁気記録読取装置の製造方法において、基板上に下部電極、磁気センサー膜、及び、軟磁性体からなる保護膜を順次積層させたのち、前記磁気センサー膜及び軟磁性体からなる保護膜を所定形状にエッチングする工程、全面に少なくとも磁区制御膜を含む平坦化膜を堆積させたのち、平坦化技術によってエッチング除去部を少なくとも磁区制御膜を含む平坦化膜で平坦に埋め込む工程、所定形状にエッチングされた磁気センサー膜及び軟磁性体からなる保護膜と少なくとも磁区制御膜を含む平坦化膜を所定形状にエッチングしたのち、全面に絶縁膜を堆積させ、次いで、平坦化技術によってエッチング除去部を前記絶縁膜で平坦に埋め込む工程、全面に上部電極を堆積させて、上部電極と軟磁性体からなる保護膜をコンタクトさせる工程を有することを特徴とする磁気記録読取装置の製造方法。

【発明の詳細な説明】

【 0 0 0 1 】

【発明の属する技術分野】

本発明は磁気記録読取装置及びその製造方法に関するものであり、特に、ハードディスクドライブ（HDD）等の磁気記録装置の再生ヘッド（リードヘッド）に用いる磁気センサー膜の面内に垂直に電流を流すCPP（Current perpendicular to the plane）方式の磁気センサーにおいて、エッチングレスで磁気センサー膜と上部電極とのコンタクトを取るための構造及び製造方法に特徴のある磁気記録読取装置及びその製造方法に関するものである。

【0002】

【従来の技術】

従来、コンピュータの外部記憶装置であるハードディスク装置等の磁気ヘッドとしては、コイルに発生する誘導電流により磁場を感知する誘導型の薄膜磁気ヘッド（インダクティブヘッド）が使用されていたが、近年のハードディスク装置等の高密度化、高速化の要請の高まりに伴い、磁場そのものを感知する磁気センサーが再生用磁気ヘッドの主流となっている。

【0003】

この様な磁気センサーとしては、磁気抵抗効果を利用したものが採用されているが、このMRヘッドにおける再生原理は、リード電極から一定のセンス電流を流した場合に、磁気抵抗効果素子を構成する磁性薄膜の電気抵抗が記録媒体からの磁界により変化する現象を利用するものである。

【0004】

近年のハードディスクドライブの高密度記録化に伴って、1ビットの記録面積が減少するとともに、発生する磁場は小さくなり、小さい外部磁場の変化を感知することができる必要があり、そのために、感度のより高い巨大磁気抵抗効果を利用した磁気ヘッドが採用されはじめている。

【0005】

現在、巨大磁気抵抗効果を利用した磁気センサーとしては、スピンバルブ膜を用いるとともに、電流を横方向に流すCIP（Current in the plane）方式のリードヘッドが用いられているので、この様な従来のCIP

方式リードヘッドを図8を参照して説明する。

【0006】

図8参照

図8は、従来のCIP方式リードヘッドの要部断面図であり、スライダーの母体となる Al_2O_3-TiC 基板31上に、 Al_2O_3 膜32を介してNiFe合金等からなる下部磁気シールド層33を設け、 Al_2O_3 等の下部リードギャップ層34を介してスピバルブ膜35を設けて所定の形状にパターンニングしたのち、スピバルブ膜35の両端にCoCrPt等の高保磁力膜からなる磁区制御膜36を設け、次いで、W/Ti/Ta多層膜等からなる導電膜を堆積させてリード電極37を形成する。

次いで、再び、 Al_2O_3 等の上部リードギャップ層38を介してNiFe合金等からなる上部磁気シールド層39を設けることによって、スピバルブ素子を利用したリードヘッドの基本構成が完成する。

【0007】

しかし、現在、実用化されているリードヘッドは、上述のように磁気センサー膜の膜面に平行に電流を流すCIP方式であるため、上下の磁気シールド層との間に、絶縁層、即ち、リードギャップ層を介在させる必要がある。

【0008】

現在、絶縁が可能な最も薄い材料としてCVD法等で成膜された Al_2O_3 や SiO_2 が用いられているが、20nm程度の薄さが限界であるため、上下のリードギャップ層の厚さを各20nmとすると巨大磁気抵抗効果膜自体の厚さとしては30nm(=70nm-20nm×2)以下であることが要求されることになる。

【0009】

さらに、ビット長が短くなった場合、リードギャップ層をこれ以上薄くできないと考えると、磁気センサー膜自体を薄くしていくしかないが、磁気センサー膜の膜厚を薄くするにも限界がある。

そこで、この様な問題を解決するものとして、磁気センサー膜の膜面に垂直に電流を流すCPP(Current perpendicular to the

e plane) 方式の採用が検討されているので、この様なCPP方式のリードヘッドの一例を図9を参照して説明する。

【0010】

図9 参照

図9は、従来のCPP方式リードヘッドの要部断面図であり、コンタクトホール近傍を強調して図示したものである。

図から明らかなように、 Al_2O_3-TiC 基板41上にNiFe下部電極42を設け、このNiFe下部電極42に対してコンタクトホール44を有する SiO_2 膜43を介してリフトオフ法を用いてCoFeとCuとを交互に10層積層させた人工格子膜45を接合し、その上にNiFe上部電極46を設けたものである。

なお、図示を省略しているが、NiFe上部電極46及びNiFe下部電極42と人工格子膜45との間の磁気結合を切るために、人工格子膜45との間に薄いCu膜を介在させている。

【0011】

このCPP方式リードヘッドにおいては、矢印で示すように人工格子膜45の膜面に垂直方向に電流を流すもので、従来のCIP方式リードヘッドに比べてより大きな磁気抵抗変化が得られることが知られており、且つ、構造的に上下のリードギャップ層が不要になる。

【0012】

したがって、上下の電極層をNiFe等の軟磁性体で構成して磁気シールド層として兼用することによって、

磁気センサー膜厚≒上下磁気シールド層の間隔
となり、上下磁気シールド層の間隔を大幅に小さくすることができる。

なお、実際には、NiFe下部電極42及びNiFe上部電極46は、夫々、端子を形成するために、所定の形状にパターニングされている。

【0013】

【発明が解決しようとする課題】

しかし、この様なCPP構造は長所の多い構造であるが、作製が難しいという

問題があり、構造や加工方法に関しては未解決な部分が多いという問題がある。

特に、上部電極のコンタクト方法には微細化やそれに伴う位置合わせ精度上の問題がある。

【 0 0 1 4 】

また、 SiO_2 膜 4 3 にコンタクトホール 4 4 を形成する工程において、コンタクトホール 4 4 の底面には凹凸が発生しやすく、この凹凸が大きいと、この上に成膜する人工格子膜 4 5 の層構造が乱れて要求される巨大磁気抵抗効果が得られなくなるという問題がある。

【 0 0 1 5 】

このような凹凸に関しては、コンタクトホール 4 4 を大きくすれば解決することができるが、ハードディスクドライブの記録密度を高くするためには、コンタクトホールを小さくする必要があり、その結果、コンタクトホール 4 4 のアスペクト比が大きくなるので、イオン入射角は 90° 近傍に限定され、底面の凹凸の制御が困難になり、それによって、所望の巨大磁気抵抗効果特性が得られないという問題がある。

【 0 0 1 6 】

したがって、本発明は、CCP方式リードヘッドをコンタクトホールの形成工程を伴うことなく作製することを目的とする。

【 0 0 1 7 】

【課題を解決するための手段】

図 1 は本発明の原理的構成の説明図であり、この図 1 を参照して本発明における課題を解決するための手段を説明する。

なお、図 1 は、CCP方式リードヘッドの要部断面図である。

図 1 参照

上述の目的を達成するために、本発明は、磁気センサー膜 3 に磁気センサー膜 3 の堆積方向に電流を流す磁気記録読取装置において、磁気センサー膜 3 を上部電極 5 と下部電極 2 の間に挟持するとともに、磁気センサー膜 3 の周囲の少なくとも一部を、少なくとも磁区制御膜を含む平坦化膜 6 で埋め込んだことを特徴とする。

【 0 0 1 8 】

この様に、少なくとも磁区制御膜を含む平坦化膜 6 を利用して磁気センサー膜 3 の周囲の少なくとも一部を埋め込んで平坦化することによって、磁気センサー膜 3 と上部電極 5 との微小コンタクトをエッチングレス及びリフトオフレスで取ることができ、位置合わせ精度が不要になるので、微細化が可能になる。

【 0 0 1 9 】

また、平坦化工程におけるマージンを高めるためには、磁気センサー膜 3 の上に、磁気センサー膜 3 の膜厚の $1/2$ 倍以上の膜厚で、保護膜 4、特に、軟磁性体からなる保護膜 4 を設けることが望ましい。

【 0 0 2 0 】

また、少なくとも磁区制御膜を含む平坦化膜 6 は全体をフェライト等の絶縁性の磁性膜で構成しても良いし、或いは、 CoCrPt 等の導電性を有する磁区制御膜と、 SiO_2 または Al_2O_3 等の非磁性絶縁膜の積層構造で構成しても良いものである。

【 0 0 2 1 】

また、磁気センサー膜 3 としては、巨大磁気抵抗効果の期待できる、スピンバルブ膜、トンネル磁気抵抗効果 (TMR) 膜、或いは、人工格子膜のいずれかが望ましい。

【 0 0 2 2 】

【発明の実施の形態】

ここで、図 2 乃至図 6 を参照して、本発明の第 1 の実施の形態の CCP 方式リードヘッドの製造工程を説明する。

なお、図 2 (a) 乃至図 5 (h) における左図は平面図であり、右図は左図における A-A' を結ぶ一点鎖線に沿った断面図であり、また、図 6 (i) における左上図は平面図であり、右上図は左図における A-A' を結ぶ一点鎖線に沿った断面図であり、左下図は左上図における B-B' を結ぶ一点鎖線に沿った断面図であり、また、右下図は左上図における C-C' を結ぶ一点鎖線に沿った断面図である。

【 0 0 2 3 】

図2 (a) 参照

まず、 Al_2O_3 -TiC基板11上に、スパッタ法を用いて、例えば、 $\text{Ni}_{80}\text{Fe}_{20}$ 組成で、厚さが、 $0.2 \sim 1.0 \mu\text{m}$ 、例えば、 $0.5 \mu\text{m}$ の下部磁気シールド層を兼ねるNiFe下部電極12、スピバルブ膜13、及び、例えば、 $\text{Ni}_{80}\text{Fe}_{20}$ 組成で、厚さが、例えば、 40 nm のNiFe保護膜14を順次堆積させる。

なお、この場合、NiFe保護膜14の膜厚は、後述する2度のCMP工程においてスピバルブ膜13を保護するために、スピバルブ膜13の膜厚の $1/2$ 以上にすることが望ましい。

【0024】

また、この場合のスピバルブ膜13は、例えば、 $80 [\text{Oe}]$ の磁界を印加しながらスパッタリング法を用いて、下地層となる厚さが、例えば、 50 \AA のTa層を形成したのち、厚さが、例えば、 40 \AA のNiFe層、及び、厚さが、例えば、 25 \AA のCoFe層の2層構造からなるフリー層、厚さが、例えば、 25 \AA のCu層からなる中間層、厚さが、例えば、 25 \AA のCoFe層からなるピンド層、及び、厚さが $20 \sim 300 \text{ \AA}$ 、例えば、 250 \AA のPdPtMn膜からなる反強磁性層を順次積層させて形成する。

なお、この場合のNiFeの組成は、例えば、 $\text{Ni}_{81}\text{Fe}_{19}$ であり、CoFeの組成は、例えば、 $\text{Co}_{90}\text{Fe}_{10}$ であり、また、PdPtMnの組成は、例えば、 $\text{Pd}_{31}\text{Pt}_{17}\text{Mn}_{52}$ である。

【0025】

図2 (b) 参照

次いで、全面にレジストを塗布し、露光・現像することによって、幅Wが $2 \sim 6 \mu\text{m}$ 、例えば、 $W = 4 \mu\text{m}$ の開口部を、間隔dが、 $0.1 \sim 0.5 \mu\text{m}$ 、例えば、 $d = 0.3 \mu\text{m}$ となるように配置したレジストパターン15を形成し、このレジストパターン15をマスクとしてArイオンを用いたイオンミリングを施すことによって、開口部に露出するNiFe保護膜14及びスピバルブ膜13を除去して除去部16を形成する。

【0026】

図3 (c) 参照

次いで、再び、スパッタ法を用いて全面に、厚さが、 $0.2 \sim 1.0 \mu\text{m}$ 、例えば、 $0.3 \mu\text{m}$ の磁区制御膜となるフェライト膜17を堆積させる。

【0027】

図3 (d) 参照

次いで、CMP（化学機械研磨）法を用いることによって、NiFe保護膜14が露出するまでフェライト膜17を研磨して全体を平坦化し、除去部16をフェライトからなる平坦化磁区制御膜18で埋め込む。

なお、このCMP工程において、多少過剰に研磨してもスピバルブ膜13上にNiFe保護膜14を設けているので、スピバルブ膜13が研磨されない。

【0028】

図4 (e) 参照

次いで、再び、全面にレジストを塗布し、露光・現像することによって、幅 w $1 \sim 5 \mu\text{m}$ 、例えば、 $w = 3 \mu\text{m}$ で、両側の平坦化磁区制御膜18にかかる矩形状のレジストパターン19を形成する。

【0029】

図4 (f) 参照

次いで、レジストパターン19をマスクとしてArイオンを用いたイオンミリングを施すことによって、露出するNiFe保護膜14、スピバルブ膜13、及び、平坦化磁区制御膜18を除去する。

【0030】

図5 (g) 参照

次いで、再び、スパッタリング法を用いて全面に厚さが、例えば、 $0.2 \sim 1.0 \mu\text{m}$ 、例えば、 $0.3 \mu\text{m}$ の SiO_2 膜20を堆積させる。

【0031】

図5 (h) 参照

次いで、再び、CMP法を用いることによって、NiFe保護膜14が露出するまでフェライト膜17を研磨して全体を平坦化し、エッチング部を SiO_2 か

らなる平坦化埋込層 2 1 で埋め込む。

なお、このCMP工程においても、多少過剰に研磨してもスピバルブ膜 1 3 上にNiFe保護膜 1 4 を設けているので、スピバルブ膜 1 3 が研磨されることがない。

【 0 0 3 2 】

図 6 (i) 参照

最後に、再び、スパッタ法を用いて、全面に、例えば、 $\text{Ni}_{80}\text{Fe}_{20}$ 組成で、厚さが、 $0.2 \sim 0.8 \mu\text{m}$ 、例えば、 $0.3 \mu\text{m}$ の上部磁気シールド層を兼ねるNiFe上部電極 2 2 を堆積させることによって、CCP方式リードヘッドの基本構造が完成する。

【 0 0 3 3 】

なお、上部電極及び下部電極として軟磁性体であるNiFeを用いており、スピバルブ膜 1 3 と磁氣的に結合してしまうので、図示は省略しているものの、下部電極とスピバルブ膜との間、保護膜と上部電極の間、或いはスピバルブ膜と保護膜との間に、磁氣的結合を切るために薄いCuやTa等の非磁性金属層を介在させる必要がある。

但し、下部電極とスピバルブ膜との間には下地層となるTa膜が存在しているので、必ずしも、非磁性金属層を設ける必要はない。

また、実機を構成する場合には、NiFe下部電極 1 2 及びNiFe上部電極 2 2 を端子形状にパターニングする必要がある。

【 0 0 3 4 】

この本発明の第 1 の実施の形態においては、CMP法を用いることによって、絶縁性磁性膜であるフェライトからなる磁区制御膜を利用してスピバルブ膜 1 3 を平坦に埋め込んでいるので、コンタクトホール形成工程及びリフトオフ工程を必要とすることなく、且つ、非磁性絶縁膜を介在させることなくスピバルブ膜 1 3 とNiFe上部電極 2 2 とのコンタクトを取ることができ、位置合わせ精度を必要としないので微細化が可能になる。

【 0 0 3 5 】

また、スピバルブ膜 1 3 の上にスピバルブ膜 1 3 の膜厚の $1/2$ 以上の膜

厚のNiFe保護膜14を設けているので、2度のCMP工程において、スピバルブ膜13が研磨損傷を受けることがない。

【0036】

次に、図7を参照して、本発明の第2の実施の形態のCCP方式リードヘッドの製造工程を説明するが、磁区制御膜の製造工程以外は上記の第1の実施の形態と同様であるので、磁区制御膜の製造工程のみを説明する。

図7(a) 参照

上述の図2(a)乃至図(b)の工程を経ることによって除去部を形成したのち、スパッタ法を用いて、全面に、厚さが200～500Å、例えば、300ÅのCoCrPt膜23、及び、厚さが0.1～0.5μm、例えば、0.2μmのSiO₂膜24を順次堆積させる。

なお、この場合のCoCrPt膜23の組成は、例えば、Co₇₈Cr₁₀Pt₁₂である。

【0037】

図7(b) 参照

次いで、再び、CMP法を用いることによって、NiFe保護膜14が露出するまでSiO₂膜24及びCoCrPt膜23を研磨して全体を平坦化し、エッチング部をSiO₂からなる平坦化絶縁膜26で埋め込むとともに、スピバルブ膜13の側面をCoCrPtからなる磁区制御膜25で覆う。

【0038】

以降は、再び、上記の第1の実施の形態と同様の工程を経ることによって、スピバルブ膜13の側面が導電性の磁区制御膜と非磁性絶縁膜との2層構造膜で埋め込んだCCP方式リードヘッドの基本構成が得られる。

【0039】

この様に、本発明の第2の実施の形態においては、従来のCIP方式リードヘッドにおける磁区制御膜と同様にCoCrPt膜を用いることができるので、安定な磁区制御が可能になる。

【0040】

以上、本発明の各実施の形態を説明してきたが、本発明は各実施の形態に記載

した構成に限られるものではなく、各種の変更が可能である。

例えば、上記の各実施の形態の説明においては、磁気センサー膜としてスピバルブ膜を用いているが、スピバルブ膜に限られるものではなく、スピバルブ膜と同様に巨大磁気抵抗効果が期待できるトンネル磁気抵抗効果（TMR）膜或いは人工格子膜を用いても良いものである。

【 0 0 4 1 】

トンネル磁気抵抗効果膜を用いる場合には、例えば、上記の実施の形態におけるCu中間層をトンネル絶縁膜で置き換えれば良く、また、人工格子膜を用いる場合には、CoFe等の強磁性膜とCu等の非磁性膜とを交互に積層すれば良く、例えば、1.1nmのCo₉₀Fe₁₀膜、及び、厚さが2.1nmのCu膜を交互に10層積層させれば良い。

【 0 0 4 2 】

また、上記の各実施の形態の説明においては、平坦化埋込層21をCMP法によって研磨が容易なSiO₂膜で構成しているが、SiO₂膜に限られるものではなく、Al₂O₃等の他の絶縁膜を用いても良いものである。

【 0 0 4 3 】

また、上記の第2の実施の形態の説明においては、CoCrPtからなる磁区制御膜を絶縁するためにSiO₂膜を用いているが、この場合もSiO₂膜に限られるものではなく、Al₂O₃等の他の絶縁膜を用いても良いものである。

【 0 0 4 4 】

また、上記の各実施の形態の説明においては、保護膜としてNiFeを用いているが、NiFeに限られるものではなく、他の軟磁性体を用いても良いし、或いは、Cu等の非磁性導電体を用いても良いものであり、保護膜として非磁性導電体を用いた場合には、磁気結合を切るために保護膜の下または上に設ける非磁性導電体膜は不要になる。

【 0 0 4 5 】

さらに、保護膜は必ずしも必要ではなく、CMP工程の精度を高めた場合には、保護膜は設けず、スピバルブ膜13を形成したのち、エッチング工程を行えば良い。

【 0 0 4 6 】

また、上記の各実施の形態の説明においては、上部電極、下部電極、或いは、保護膜として軟磁性体のNiFeを用いているが、NiFeに限られるものではなく、FeNやFe等の他の軟磁性体を用いても良いものである。

【 0 0 4 7 】

さらに、上部電極及び下部電極は軟磁性体である必要は必ずしもなく、Cu等の非磁性良導電体を用いても良いものであり、その場合には、上部電極及び下部電極の外側に上部磁気シールド層及び下部磁気シールド層を設ける必要があり、したがって、ギャップ長が長くなる。

【 0 0 4 8 】

また、上記の各実施の形態の説明においては、基板として Al_2O_3-TiC 基板を用い、この Al_2O_3-TiC 基板上に直接NiFe下部電極を設けているが、 Al_2O_3-TiC 基板上にスパッタリング法を用いて厚さ $2\mu m$ 程度の Al_2O_3 膜を堆積させたのち、NiFe下部電極を形成するようにしても良い。

【 0 0 4 9 】

また、上記の各実施の形態の説明においては、 SiO_2 膜を堆積させる場合、スパッタ法を用いているが、スパッタ法に限られるものではなく、ステップカヴァレッジを考慮してCVD法を用いても良いものである。

【 0 0 5 0 】

また、上記の各実施の形態の説明においては、磁区制御膜或いは平坦化埋込層を平坦化する際に、CMP法を用いているが、CMP法に限られるものではなく、ラッピング法を用いても良いものであり、或いは、エッチングバック法を用いても良いものである。

【 0 0 5 1 】

また、本発明の各実施の形態の説明においては、単独の磁気センサーとして説明しているが、本発明は単独のリードヘッドに用いられる磁気センサーに限られるものではなく、誘導型のライト用薄膜磁気ヘッドと積層した複合型薄膜磁気ヘッド用の磁気センサーとしても適用されるものであることは言うまでもないこと

である。

【 0 0 5 2 】

ここで、再び、図 1 を参照して、本発明の詳細な特徴を説明する。

図 1 参照

(付記 1) 磁気センサー膜 3 に前記磁気センサー膜 3 の堆積方向に電流を流す磁気記録読取装置において、前記磁気センサー膜 3 を上部電極と下部電極 2 の間に挟持するとともに、前記磁気センサー膜 3 の周囲の少なくとも一部を、少なくとも磁区制御膜を含む平坦化膜 6 で埋め込んだことを特徴とする磁気記録読取装置。

(付記 2) 上記磁気センサー膜 3 上に、前記磁気センサー膜 3 の膜厚の 1 / 2 倍以上の膜厚の保護膜 4 を設けたことを特徴とする付記 1 記載の磁気記録読取装置。

(付記 3) 上記保護膜 4 が、軟磁性体からなることを特徴とする付記 1 または 2 記載の磁気記録読取装置。

(付記 4) 上記少なくとも磁区制御膜を含む平坦化膜 6 全体を、絶縁性の磁性膜で構成することを特徴とする付記 1 乃至 3 のいずれか 1 に記載の磁気記録読取装置。

(付記 5) 上記絶縁性の磁性膜が、フェライトであることを特徴とする付記 4 記載の磁気記録読取装置。

(付記 6) 上記少なくとも磁区制御膜を含む平坦化膜 6 を、導電性を有する磁区制御膜と非磁性絶縁膜の積層構造で構成することを特徴とする付記 1 乃至 3 のいずれか 1 に記載の磁気記録読取装置。

(付記 7) 上記導電性を有する磁区制御膜が CoCrPt 膜からなり、且つ、非磁性絶縁膜が SiO_2 膜または Al_2O_3 膜のいずれかからなることを特徴とする付記 6 記載の磁気記録読取装置。

(付記 8) 上記下部電極 2 及び上部電極 5 の少なくとも一方が、軟磁性膜からなることを特徴とする付記 1 乃至 7 のいずれか 1 に記載の磁気記録読取装置。

(付記 9) 上記磁気センサー膜が、スピンバルブ膜、トンネル磁気抵抗効果膜、或いは、人工格子膜のいずれかからなることを特徴とする付記 1 乃至 8 のい

ずれか 1 に記載の磁気記録読取装置。

(付記 1 0) 磁気センサー膜 3 に前記磁気センサー膜 3 の堆積方向に電流を流す磁気記録読取装置の製造方法において、基板 1 上に下部電極 2、磁気センサー膜 3、及び、軟磁性体からなる保護膜 4 を順次積層させたのち、前記磁気センサー膜 3 及び軟磁性体からなる保護膜 4 を所定形状にエッチングする工程、全面に少なくとも磁区制御膜を含む平坦化膜 6 を堆積させたのち、平坦化技術によってエッチング除去部を少なくとも磁区制御膜を含む平坦化膜 6 で平坦に埋め込む工程、所定形状にエッチングされた磁気センサー膜 3 及び軟磁性体からなる保護膜 4 と少なくとも磁区制御膜を含む平坦化膜 6 を所定形状にエッチングしたのち、全面に絶縁膜を堆積させ、次いで、平坦化技術によってエッチング除去部を前記絶縁膜で平坦に埋め込む工程、全面に上部電極 5 を堆積させて、上部電極 5 と保護膜 4 をコンタクトさせる工程を有することを特徴とする磁気記録読取装置の製造方法。

(付記 1 1) 上記平坦化技術が、化学機械研磨法、ラッピング法、或いは、エッチングバック法のいずれかであることを特徴とする付記 1 0 記載の磁気記録読取装置の製造方法。

【 0 0 5 3 】

【発明の効果】

本発明によれば、C P P 方式リードヘッドを構成する際に、磁区制御膜を用いて磁気センサー膜を平坦に埋め込んでいるので、コンタクトホール形成工程及びリフトオフ工程を必要とすることなく、磁気センサー膜と上部電極とのコンタクトを取ることができ、それによって、微細化が可能になるので、高記録密度の H D D 装置の実現・普及に寄与するところ大きい。

【図面の簡単な説明】

【図 1】

本発明の原理的構成の説明図である。

【図 2】

本発明の第 1 の実施の形態の C P P 方式リードヘッドの途中までの製造工程の説明図である。

【図 3】

本発明の第 1 の実施の形態の図 2 以降の C P P 方式リードヘッドの途中までの製造工程の説明図である。

【図 4】

本発明の第 1 の実施の形態の図 3 以降の C P P 方式リードヘッドの途中までの製造工程の説明図である。

【図 5】

本発明の第 1 の実施の形態の C P P 方式リードヘッドの図 4 以降の途中までの製造工程の説明図である。

【図 6】

本発明の第 1 の実施の形態の C P P 方式リードヘッドの図 5 以降の製造工程の説明図である。

【図 7】

本発明の第 2 の実施の形態の C P P 方式リードヘッドの製造工程の説明図である。

【図 8】

従来の C I P 方式リードヘッドの要部断面図である。

【図 9】

従来の C P P 方式リードヘッドの要部断面図である。

【符号の説明】

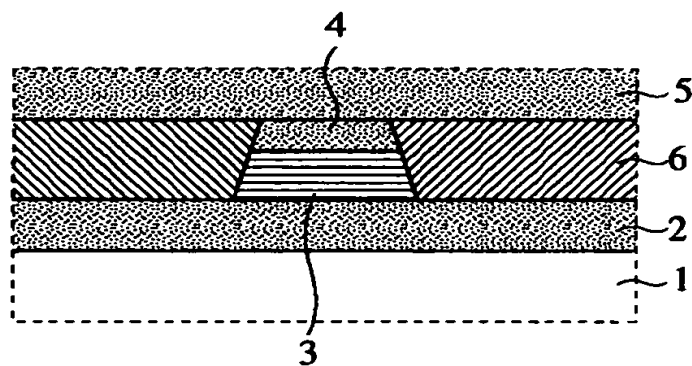
- 1 基板
- 2 下部電極
- 3 磁気センサー膜
- 4 保護膜
- 5 上部電極
- 6 少なくとも磁区制御膜を含む平坦化膜
- 11 Al_2O_3 -TiC 基板
- 12 NiFe 下部電極
- 13 スピンバルブ膜

- 1 4 N i F e 保護膜
- 1 5 レジストパターン
- 1 6 除去部
- 1 7 フェライト膜
- 1 8 平坦化磁区制御膜
- 1 9 レジストパターン
- 2 0 S i O₂ 膜
- 2 1 平坦化埋込層
- 2 2 N i F e 上部電極
- 2 3 C o C r P t 膜
- 2 4 S i O₂ 膜
- 2 5 磁区制御膜
- 2 6 平坦化絶縁膜
- 3 1 A l₂ O₃ - T i C 基板
- 3 2 A l₂ O₃ 膜
- 3 3 下部磁気シールド層
- 3 4 下部リードギャップ層
- 3 5 スピンバルブ膜
- 3 6 磁区制御膜
- 3 7 リード電極
- 3 8 上部リードギャップ層
- 3 9 上部磁気シールド層
- 4 1 A l₂ O₃ - T i C 基板
- 4 2 N i F e 下部電極
- 4 3 S i O₂ 膜
- 4 4 コンタクトホール
- 4 5 人工格子膜
- 4 6 N i F e 上部電極

【書類名】 図面

【図 1】

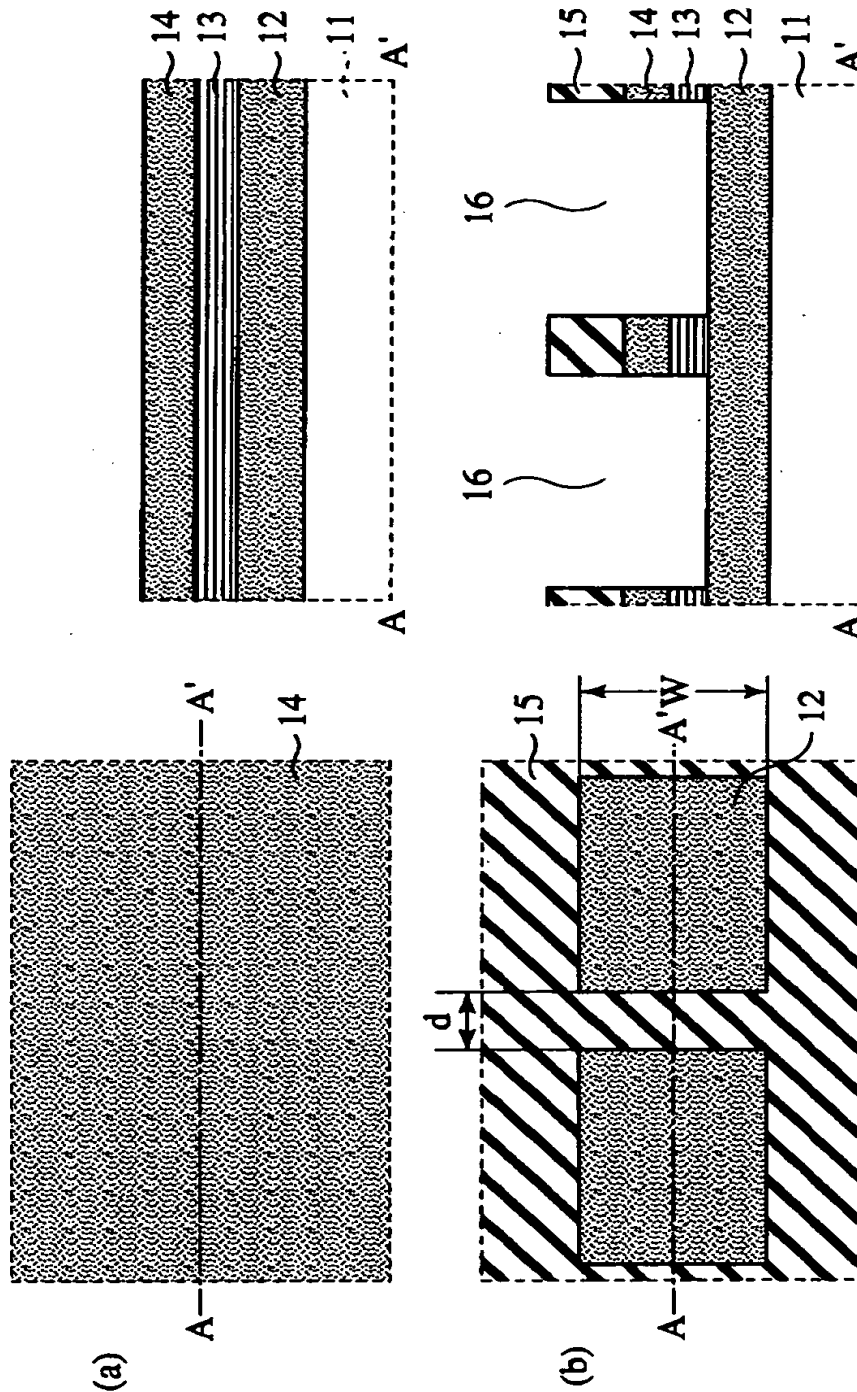
本発明の原理的構成の説明図



- 1：基板
- 2：下部電極
- 3：磁気センサー膜
- 4：保護膜
- 5：上部電極
- 6：少なくとも磁区制御膜を含む平坦化膜

【図2】

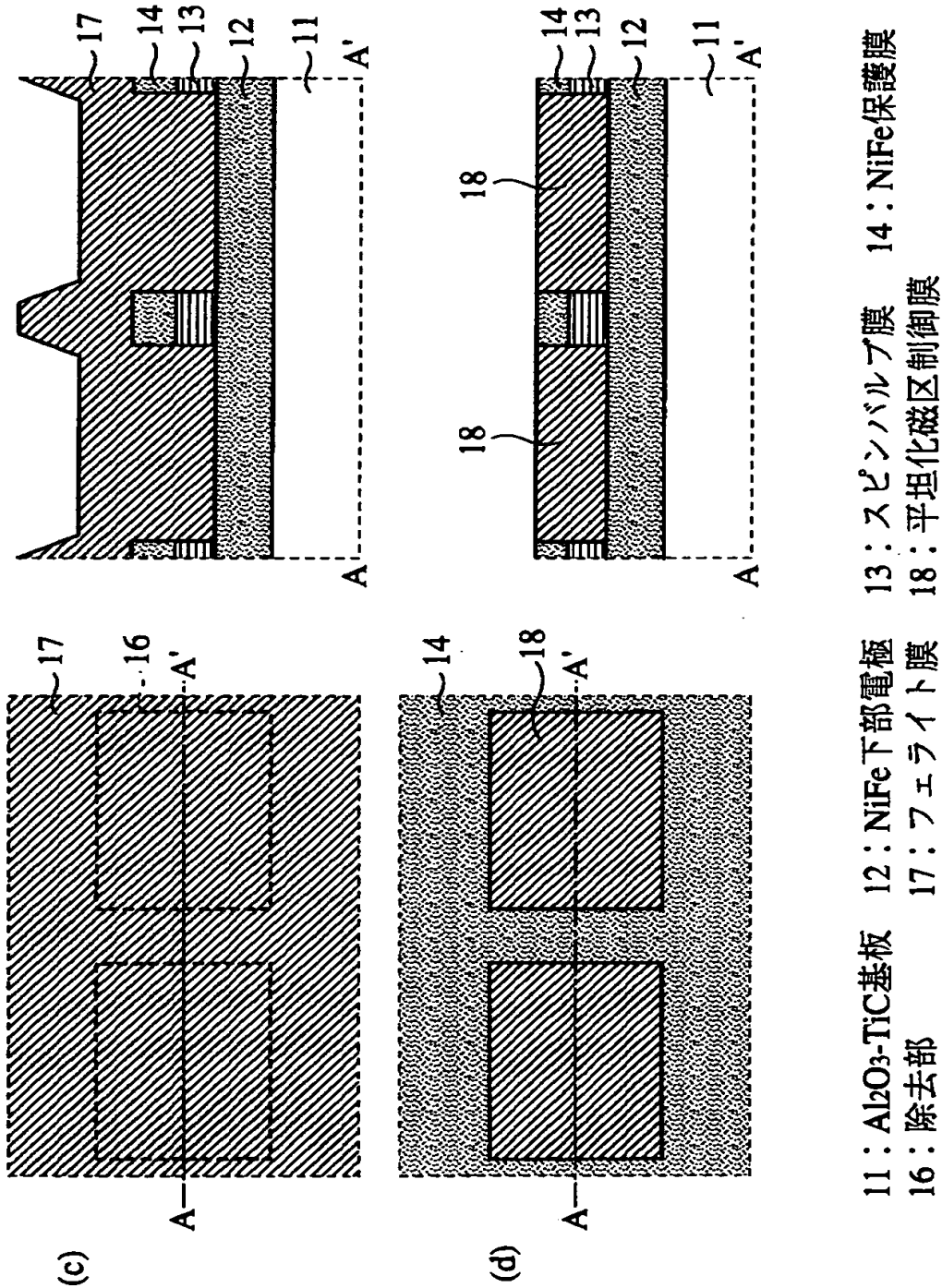
本発明の第1の実施の形態のCPP方式リードヘッドの
途中までの製造工程の説明図



11: Al₂O₃-TiC基板 12: NiFe下部電極 13: スピンバルブ膜 14: NiFe保護膜
15: レジストパターン 16: 除去部

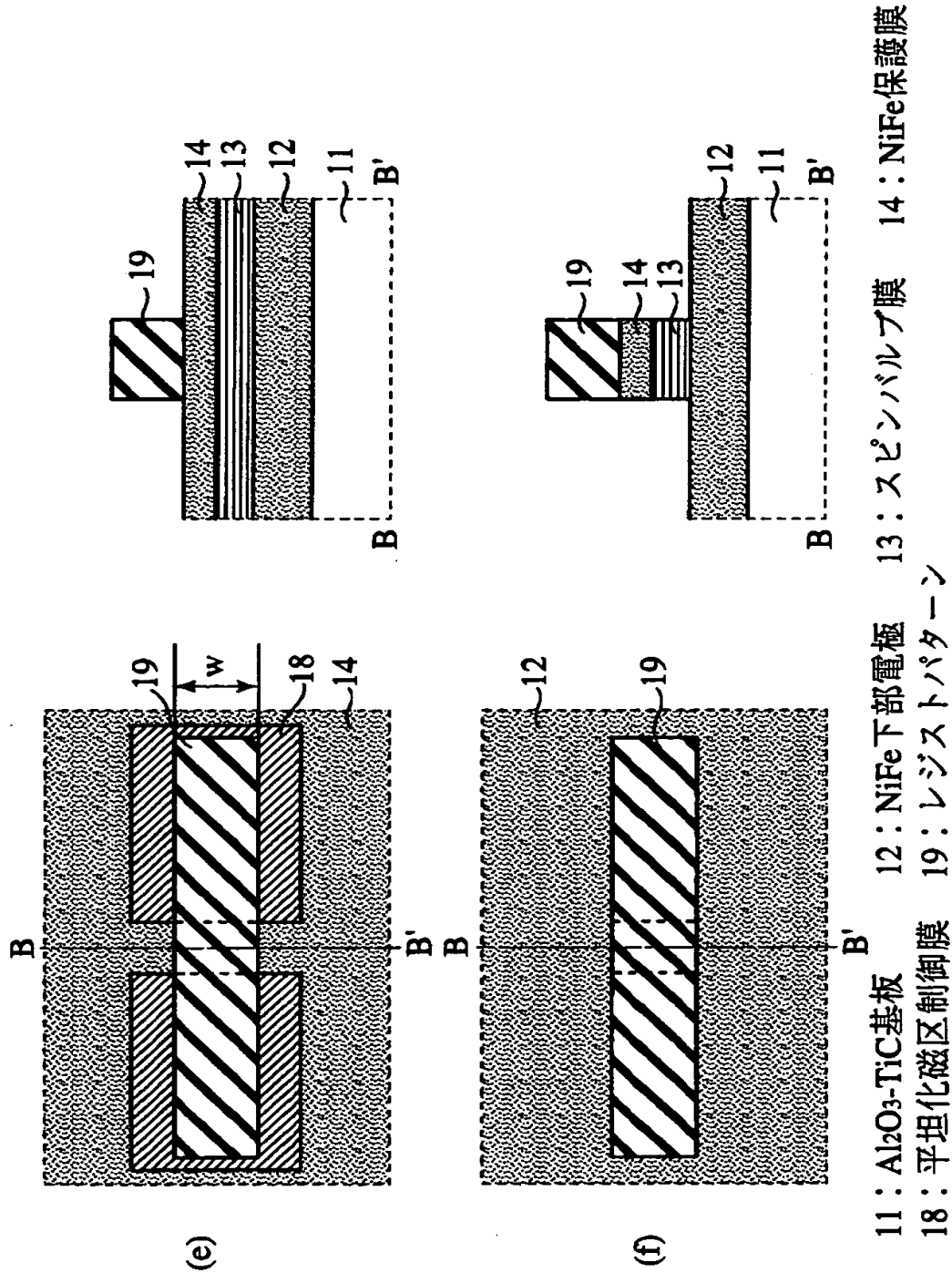
【図3】

本発明の第1の実施の形態のCPP方式リードヘッドの
図2以降の途中までの製造工程の説明図



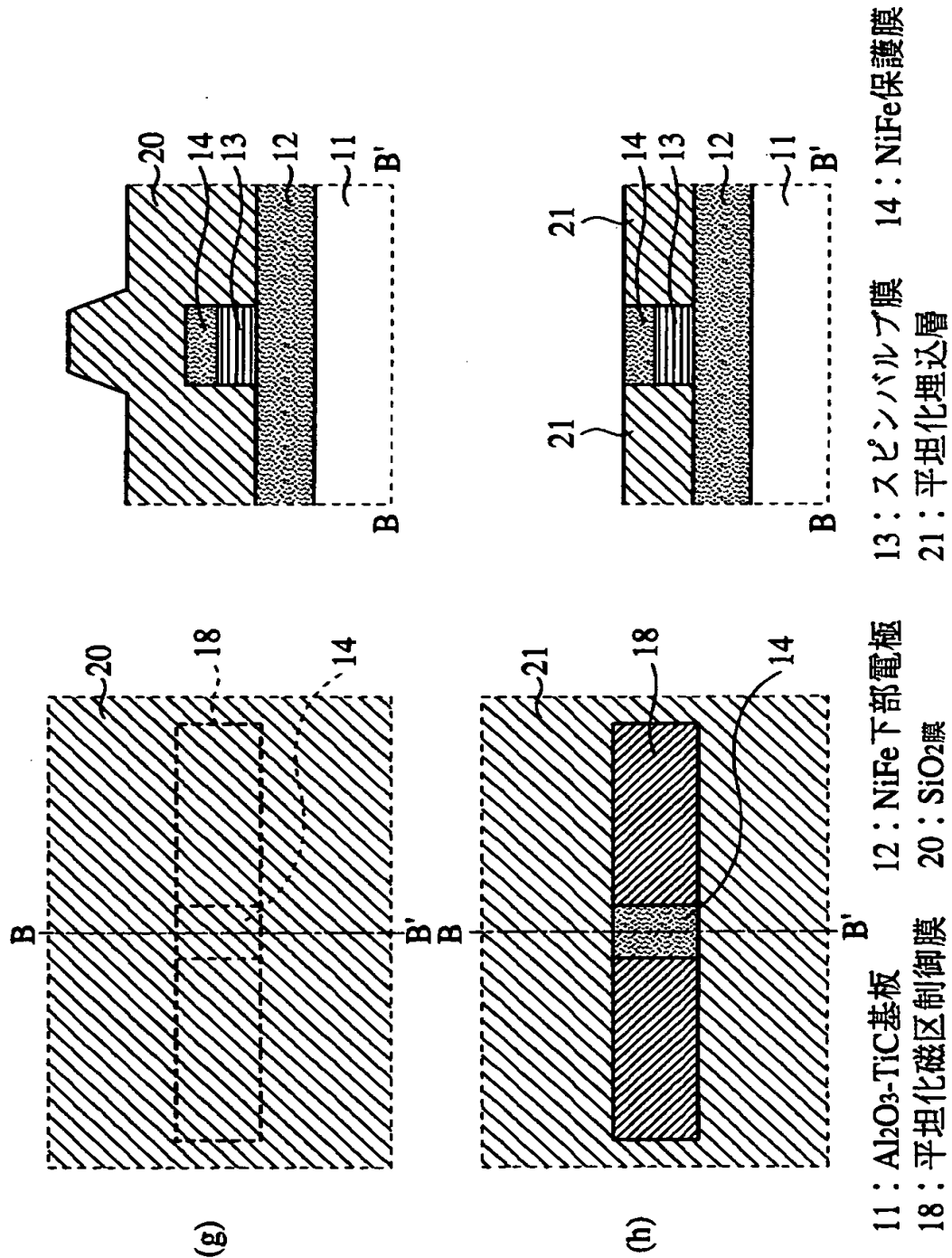
【図 4】

本発明の第1の実施の形態のCPP方式リードヘッドの
図3以降の途中までの製造工程の説明図



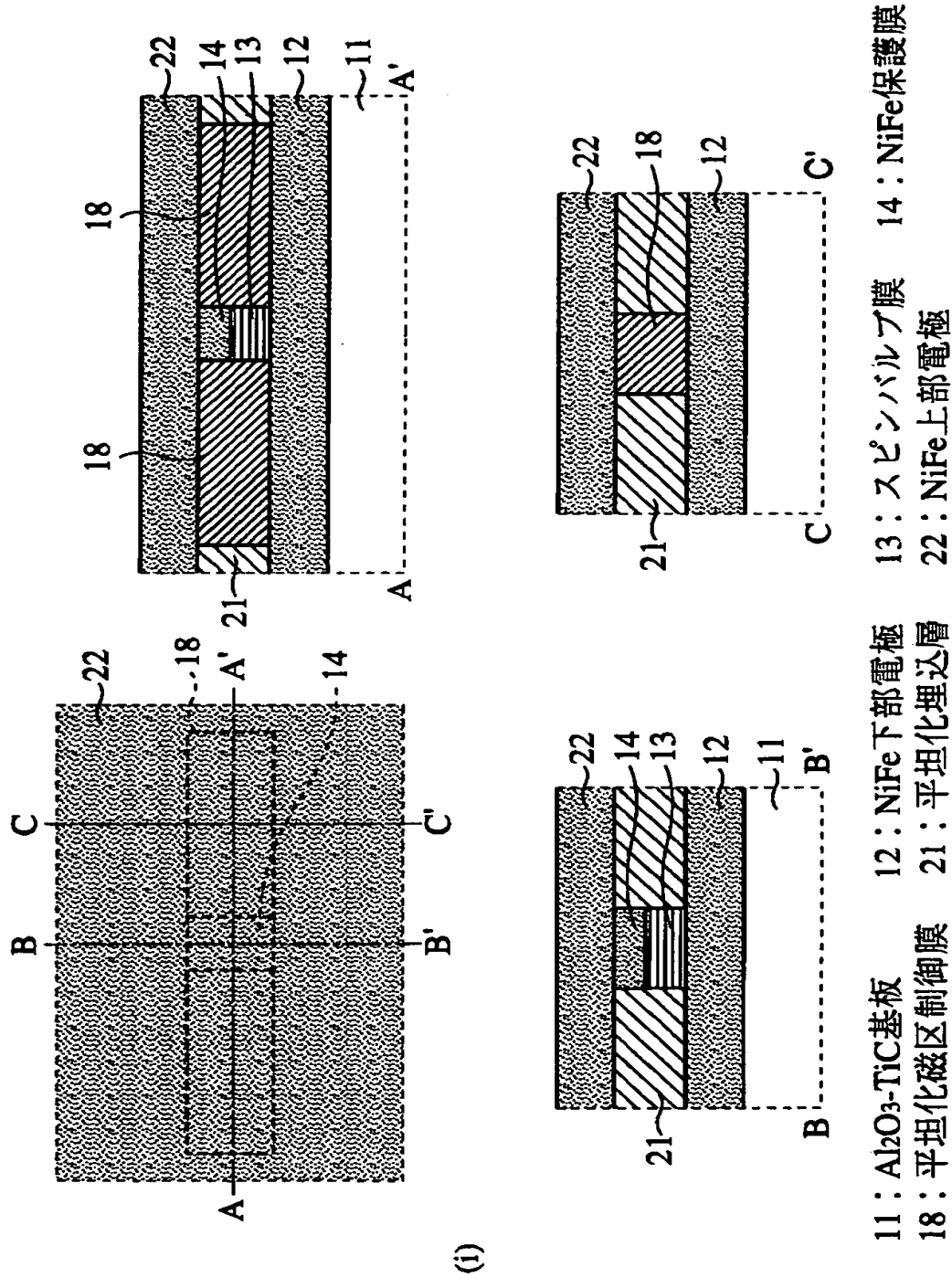
【図 5】

本発明の第1の実施の形態のCPP方式リードヘッドの
図4以降の途中までの製造工程の説明図



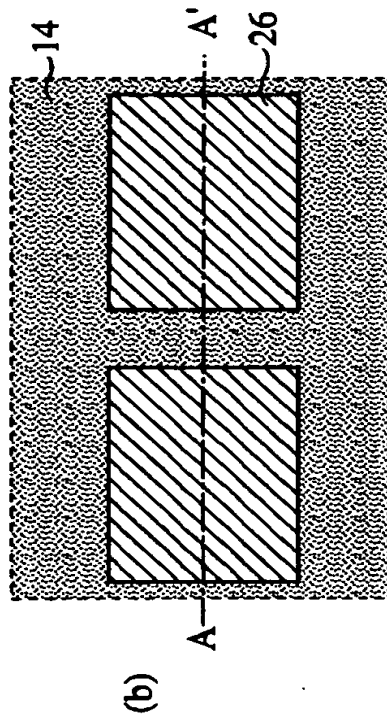
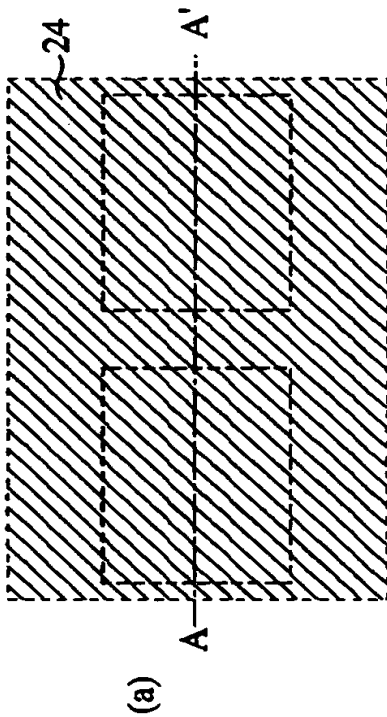
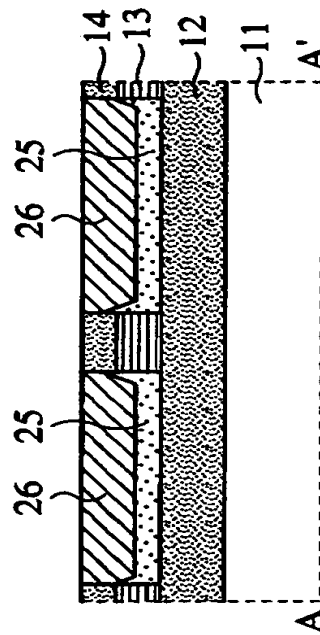
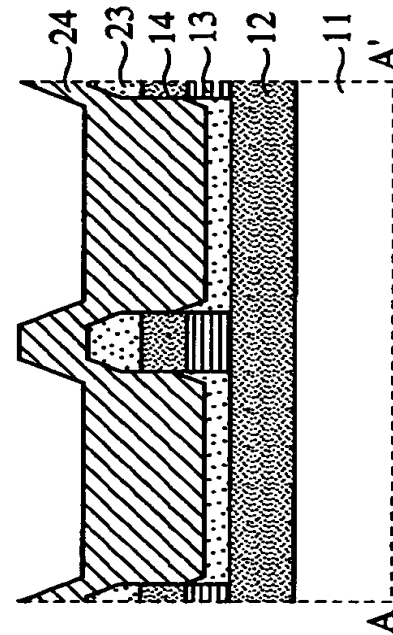
【図6】

本発明の第1の実施の形態のCPP方式リードヘッドの
図5以降の製造工程の説明図



【図7】

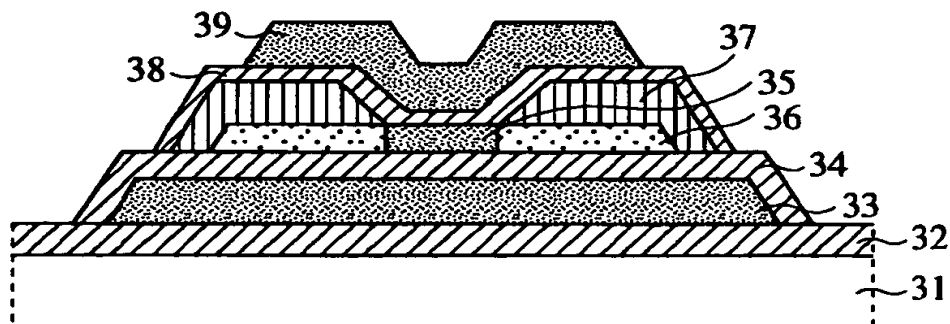
本発明の第2の実施の形態のCPP方式
リードヘッドの製造工程の説明図



- | | | | |
|---|----------------------|-------------|-------------|
| 11: $\text{Al}_2\text{O}_3\text{-TiC}$ 基板 | 12: NiFe下部電極 | 13: スピンバルブ膜 | 14: NiFe保護膜 |
| 23: CoCrPt膜 | 24: SiO_2 膜 | 25: 磁区制御膜 | 26: 平坦化絶縁膜 |

【図 8】

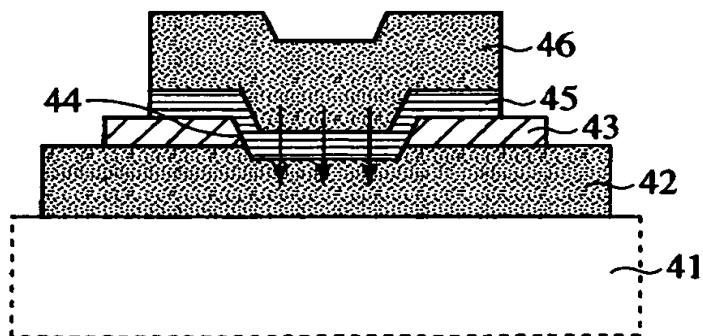
従来のCIP方式リードヘッドの要部断面図



- | | |
|--|-----------------|
| 31 : $\text{Al}_2\text{O}_3\text{-TiC}$ 基板 | 36 : 磁区制御膜 |
| 32 : Al_2O_3 膜 | 37 : リード電極 |
| 33 : 下部磁気シールド層 | 38 : 上部リードギャップ層 |
| 34 : 下部リードギャップ層 | 39 : 上部磁気シールド層 |
| 35 : スピンバルブ膜 | |

【図 9】

従来のCPP方式リードヘッドの要部断面図



- | | |
|--|---------------|
| 41 : $\text{Al}_2\text{O}_3\text{-TiC}$ 基板 | 44 : コンタクトホール |
| 42 : NiFe下部電極 | 45 : 人工格子膜 |
| 43 : SiO_2 膜 | 46 : NiFe上部電極 |

【書類名】 要約書

【要約】

【課題】 磁気記録読取装置及びその製造方法に関し、C P P方式リードヘッドをコンタクトホールの形成工程を伴うことなく作製する。

【解決手段】 磁気センサー膜 3 を上部電極 5 と下部電極 2 の間に挟持するとともに、磁気センサー膜 3 の周囲の少なくとも一部を、少なくとも磁区制御膜を含む平坦化膜 6 で埋め込む。

【選択図】 図 1

認定・付加情報

特許出願の番号	特願2000-317625
受付番号	50001345203
書類名	特許願
担当官	宇留間 久雄 7277
作成日	平成12年10月23日

<認定情報・付加情報>

【特許出願人】

【識別番号】	000005223
【住所又は居所】	神奈川県川崎市中原区上小田中4丁目1番1号
【氏名又は名称】	富士通株式会社

【代理人】

申請人

【識別番号】	100105337
【住所又は居所】	東京都港区虎ノ門二丁目9番11号 信和ビル
【氏名又は名称】	眞鍋 潔

【代理人】

【識別番号】	100072833
【住所又は居所】	東京都港区虎ノ門二丁目9番11号 信和ビル
【氏名又は名称】	柏谷 昭司

【代理人】

【識別番号】	100075890
【住所又は居所】	東京都港区虎ノ門二丁目9番11号 信和ビル
【氏名又は名称】	渡邊 弘一

【代理人】

【識別番号】	100110238
【住所又は居所】	東京都港区虎ノ門二丁目9番11号 信和ビル
【氏名又は名称】	伊藤 壽郎

出 願 人 履 歴 情 報

識別番号 {000005223}

1. 変更年月日 1996年 3月26日
[変更理由] 住所変更
住 所 神奈川県川崎市中原区上小田中4丁目1番1号
氏 名 富士通株式会社